

# ESPACIO DE DIRECCIONES

## INTRODUCCIÓN

Existen dos espacios de dirección disponibles para el microcontrolador Z8<sup>PLUS</sup>:

- El archivo de registros de la RAM contiene direcciones para todos los registros de control y los de propósito general.
- La memoria de programa contiene direcciones para todas las localidades de memoria donde se hallan guardado códigos o datos ejecutables.

## ESPACIO DEL ARCHIVO DE REGISTRO

El archivo de registro de la RAM esta organizado en 16 paginas, donde cada pagina tiene 256 localidades de memoria direccionables. La primera página (Página 0) contiene los registros de control y registros de propósito general. Todas las demás paginas (de la 1 a la 15) contienen solo registros de propósito general. La figura 2.1 nos muestra el archivo de registros de la RAM completo.

La tabla 2-1 nos muestra los registros de control y la tabla 2-2 la organización de los archivos de registro de la pagina 0.

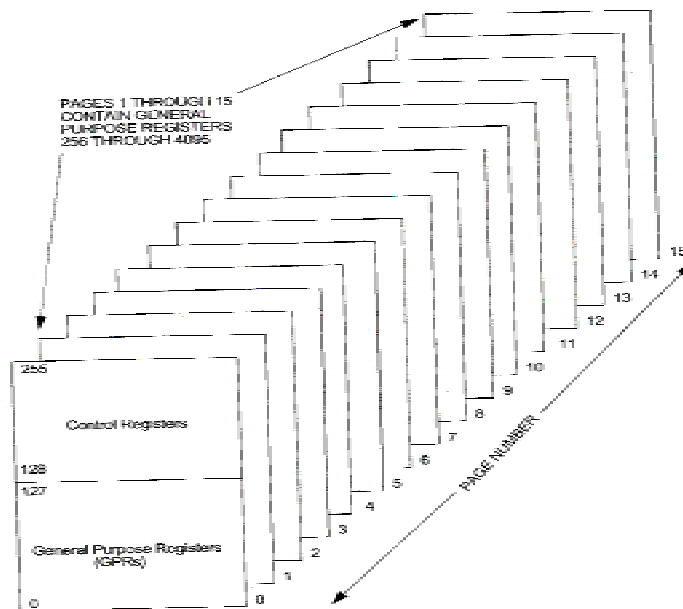


Fig. 2.1 Archivos de registro de la RAM

Tabla 2-1 Registros de control

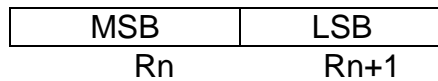
Hex Address	Register Name	Register Description	Comments
0FFH	STKPTR (SPL)	Stack Pointer Low	LSB of Stack Pointer
0FEH	SPH	Stack Pointer High	MSB of Stack Pointer
0FDH	REGPTR(RP)	Register Pointer	
0FCH	FLAGS	Flags	
0FBH	IMASK	Interrupt Mask 1	Ints. 0 - 6
0FAH	IREQ	Interrupt Request 1	Ints. 0 - 6
0F9H	IMASK2	Interrupt Mask 2	Ints. 7 - 14
0F8H	IREQ2	Interrupt Request 2	Ints. 7 - 14
0F7H			Reserved
0F6H			Reserved
0F5H			Reserved
0H4H			Reserved
0F3H			Reserved
0F2H			Reserved
0F1H			Reserved
0F0H			Reserved

Tabla 2-2 Organización de los archivos de registro en la pagina 0

Hex Address Range	Register Description
F0 - FF	Core Control Registers
E0 - EF	Virtual Copy of the Current Working Register Set
D0 - DF	Port Logic Control Registers
C0 - CF	Timer Peripherals Control Registers
B0 - BF	Reserved for Future Extensions
A0 - AF	Reserved for Future Extensions
90 - 9F	Reserved for Future Extensions
80 - 8F	Reserved for Future Extensions
70 - 7F	General Purpose Registers
60 - 6F	General Purpose Registers
50 - 5F	General Purpose Registers
40 - 4F	General Purpose Registers
30 - 3F	General Purpose Registers
20 - 2F	General Purpose Registers
10 - 1F	General Purpose Registers
00 - 0F	General Purpose Registers

Se puede leer y escribir en todos los registros de la familia del microcontrolador Z8<sup>PLUS</sup>.

Los registros pueden ser accedidos tanto como registros de 8 o 16 bits usando direccionamiento directo, indirecto o indexado. Todos los registros de propósito general pueden ser referenciados o modificados por alguna instrucción que accese a un registro de 8 bits, sin la necesidad de instrucciones especiales. Los registros que se accesan como de 16 bits son tratados como pares de registros par / non. En este caso los bits más significativos (MSB) son guardados en un registro par, mientras que los bits menos significativos (LSB) van en el siguiente registro non.



n= dirección par

Usando una instrucción lógica y una mascara, podemos acceder individualmente cada bit de un registro. Por ejemplo la instrucción AND R15, MASK nos permite poner en estado bajo el bit 5 del registro 15.

```

0 1 1 1 0 0 0 0      R15
1 1 0 1 1 1 1 1      MASK

```

AND R15, DFH

```

0 1 0 1 0 0 0 0      R15

```

Quando estas instrucciones son ejecutadas, los registros son de solo lectura, no de escritura.

## REGISTROS DE PROPÓSITO GENERAL

Los registros de propósito general no están definidos hasta que el mecanismo este encendido. Los registros mantienen su último valor después de cualquier reset, a menos que el reset ocurra en un voltaje especificado  $V_{cc}$  del rango de operación. Este no mantendrá su ultimo estado si  $V_{cc}$  cae debajo de 1.8V.

## GRUPOS DE REGISTROS

Las instrucciones del Z8<sup>PLUS</sup> pueden acceder registros de 8 bits, registros pares (16 bits, words) o archivos de dirección de 12 bits. Los archivos de dirección de 8 bits se refieren a la dirección actual del registro dentro de la pagina actual. Por ejemplo, el registro 58H puede ser accesado llamando a su equivalente en binario, 01011000 (58H). Los 4 bits menos significativos del Register Pointer especifican la pagina actual de la RAM.

Con un direccionamiento de 4 bits, el archivo del registro es dividido lógicamente en 16 grupos de registros llamados *Working Register Groups* de 16 registros cada uno, como se muestra en la tabla 1-3. Estos 16 registros son conocidos como *Working Registers*. El Register Pointer (registro de control FDH), contiene la dirección base del *Working Register Group* activo. Los 4 bits más significativos del Register Pointer determinan el actual Working Register Group.

Cuando accedamos uno de los *working registers*, los cuatro bits de dirección son combinados con los cuatro bits mas altos del Register Pointer, formando así la dirección de 8 bits. Después de las tablas que se muestran a continuación, se ejemplifica el direccionamiento del Working Register.

Tabla 2-3 Working Register Groups

Register Pointer (FDH) High Nibble (Binary)	Working Register Group (HEX)	Actual Registers (HEX)
1111	F	F0 - FF
1110	E	E0 - EF
1101	D	D0 - DF
1100	C	C0 - CF
1011	B	B0 - BF
1010	A	A0 - AF
1001	9	90 - 9F
1000	8	80 - 8F
0111	7	70 - 7F

Tabla 2-3 Continuación

Register Pointer (FDH) High Nibble (Binary)	Working Register Group (HEX)	Actual Registers (HEX)
0110	6	60 - 6F
0101	5	50 - 5F
0100	4	40 - 4F
0011	3	30 - 3F
0010	2	20 - 2F
0001	1	10 - 1F
0000	0	00 - 0F

0 1 1 1 0 1 1 0 Dirección actual del registro (76H)

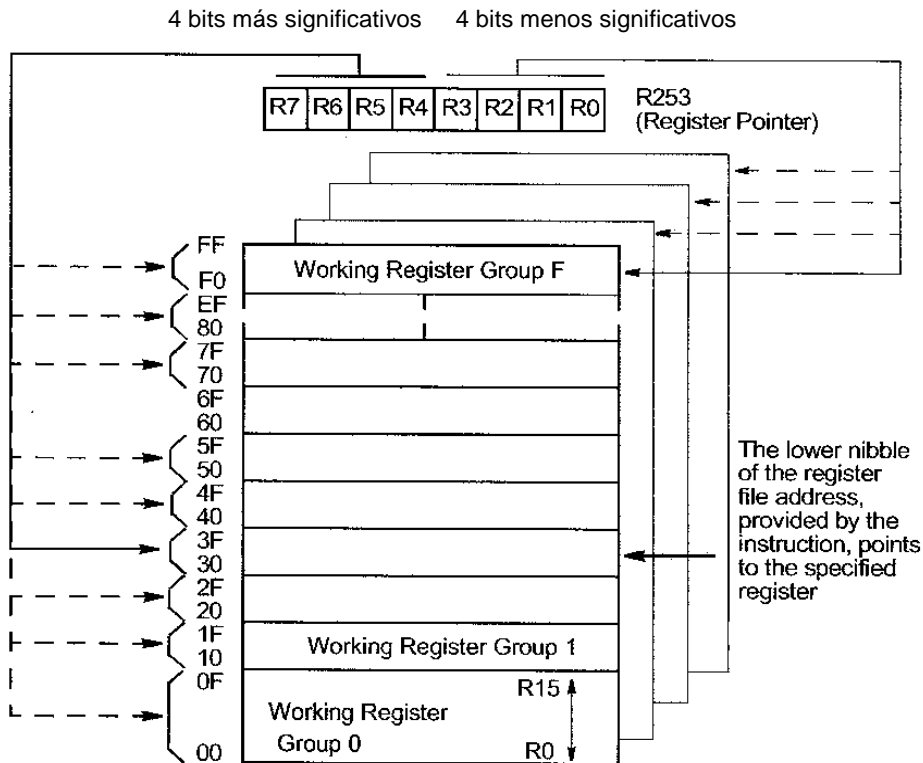


Fig. 2.2 Register Pointer

## PRECAUCIONES

Los registros en los archivos de registros estándar deben de ser usados correctamente o algunas condiciones producirán resultados irregulares que deben ser evitados.

- El Watch Dog Timer solo podrá ser deshabilitado vía software en la primera instrucción después de que el RESET lo permita. Durante la ejecución de la primera instrucción después de que el microcontrolador termine el reset, los 5 bits más significativos del registro TCTLHI pueden ser manipulados. Después de la primera instrucción, ya no se podrá escribir en estos 5 bits.
- Algunos registros de control, incluyendo los puertos de entrada y los registros de los timers, pueden ser actualizados por hardware. Cuando se escribe en estos registros mediante software, este va a tener prioridad sobre el hardware, así que los resultados que se obtienen pueden llegar a ser inesperados.

- El espacio de registros desde 0E0H hasta 0EFH es especial. El microcontrolador usa estas direcciones para acceder las banderas. No existen registros físicos en estas localidades. Hay que tener cuidado de que el Register Pointer no apunte al grupo E de la primera pagina.

## **REGISTROS DE CONTROL Y PERIFÉRICOS**

### **REGISTROS DE CONTROL**

Los registros estándar de control dirigen la operación del CPU. Cualquier instrucción que haga referencia al archivo de registros puede acceder estos registros de control. Los registros de control disponibles son:

- Interrupt Priority Register (IPR)
- Interrupt Mask Register (IMR)
- Interrupt Request Register (IRQ)
- Program Control Flags (FLAGS)
- Register Pointer (RP)
- Stack Pointer High-Byte (SPH)
- Stack Pointer Low-Byte (SPL)

El Z8 utiliza un Contador de Programa (PC) de 16 bits que determina la secuencia de instrucciones del programa actual. El PC no es un registro direccionable.

### **REGISTROS PERIFÉRICOS**

Los registros periféricos son usados para transferir datos, configurar el modo de operación y controlar la operación de los periféricos. Cualquier instrucción que haga referencia al archivo de registros puede acceder los registros periféricos.

Estos registros son:

- Serial I/O (SIO)
- Timer Mode (TMR)
- Timer/Counter 0 (T0)
- T0 Prescaler (PRE0)
- Timer/Counter 1 (T1)
- T1 Prescaler (PRE1)
- Port 0–1 Mode (P01M)
- Port 2 Mode (P2M)
- Port 3 Mode (P3M)

## MEMORIA DE PROGRAMA

El mapa de memoria de programa se muestra en la figura 1-6. Los primeros 2 bytes de la memoria de programa están reservados para el vector PC rollover. Los siguientes 30 bytes están reservados para los vectores de interrupción. Estas localidades contienen vectores de 16 bits que corresponden a las interrupciones disponibles. Las direcciones de la 20H hasta el final de la capacidad (0FFFFH, 64 KB máximo) consisten en memoria programable, Flash, EPROM o ROM. El primer byte del programa después del RESET esta localizado en la localidad 020H.

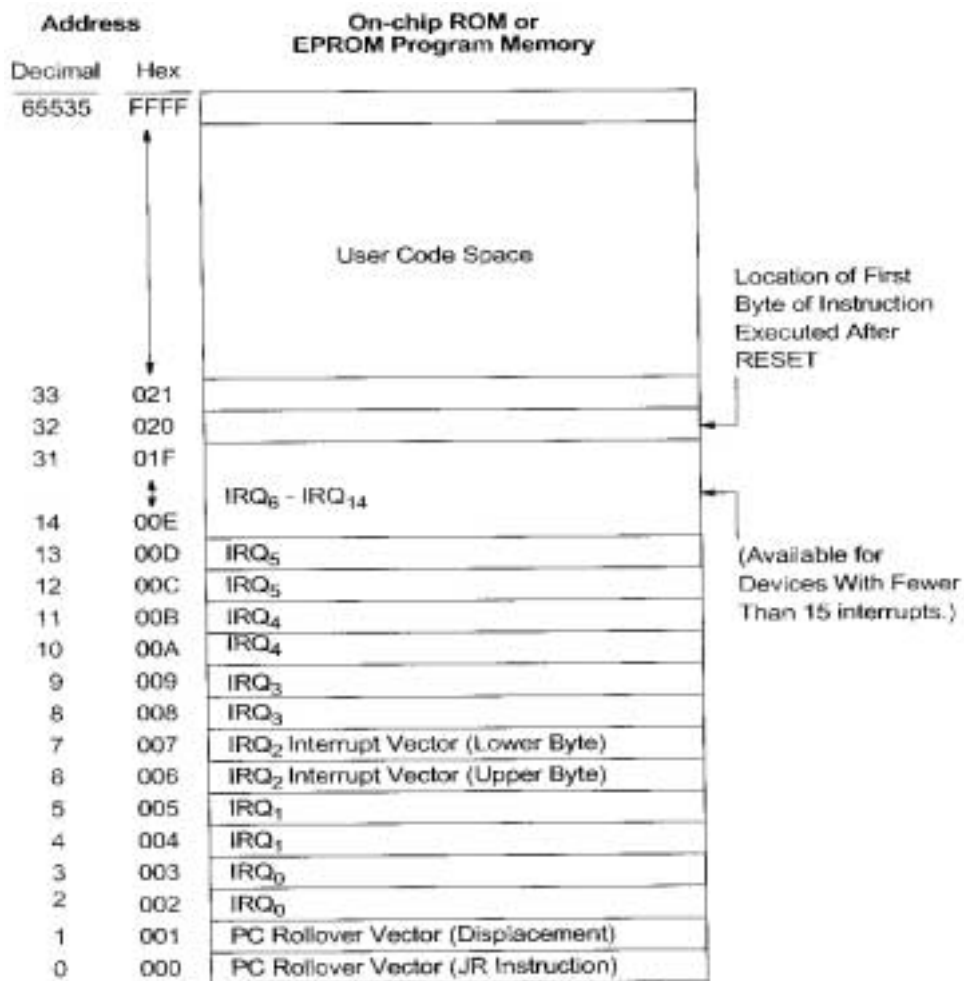


Fig. 2.3 Mapa de memoria de programa



## STACK

El stack siempre reside en los registros de propósito general en un archivo de registros de la RAM. El registro del Stack Pointer (SP) contiene una dirección en el archivo de registros estándar, la cual es la dirección del operando que esta generalmente al principio del stack.

Algunos productos de esta familia de microprocesadores, tienen la capacidad de unir los 4 bits menos significativos del registro 0FEH al registro del stack pointer para hacer este registro de 12 bits. En caso de que el producto no tenga esta característica el registro 0FEH esta reservado.

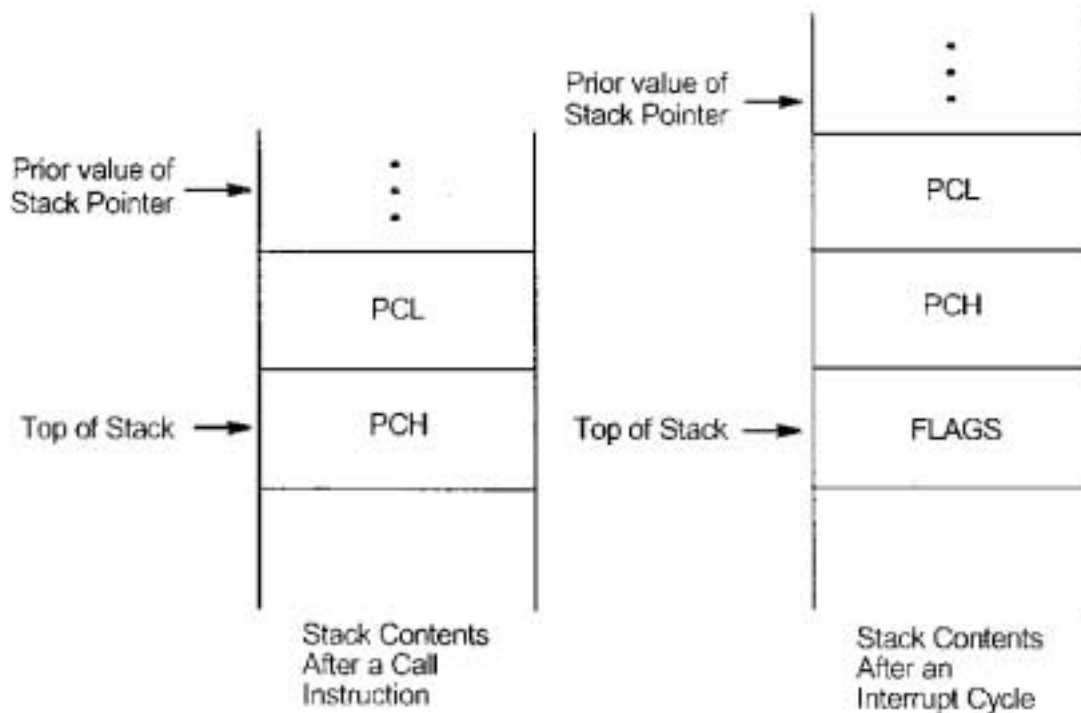


Fig. 2.4 Operaciones del Stack