

# TIMERS

En el caso del Z8PE003 tenemos 2 timers de 8 bits, el timer 0 (T0) y el timer 1 (T1) y se pueden usar como dos timers independientes. También pueden ser utilizados en cascada para que funcione como un timer PWM (Pulse Width Modulator) de 16 bits. También están disponibles 2 timers de 8 bits T2 y T3 pero estos solo pueden operar como un timer de 16 bits.

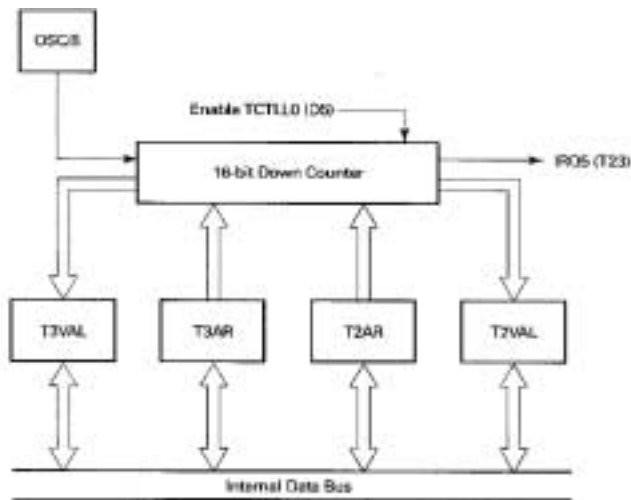


Fig. 7.1 Timer estándar de 16 bits

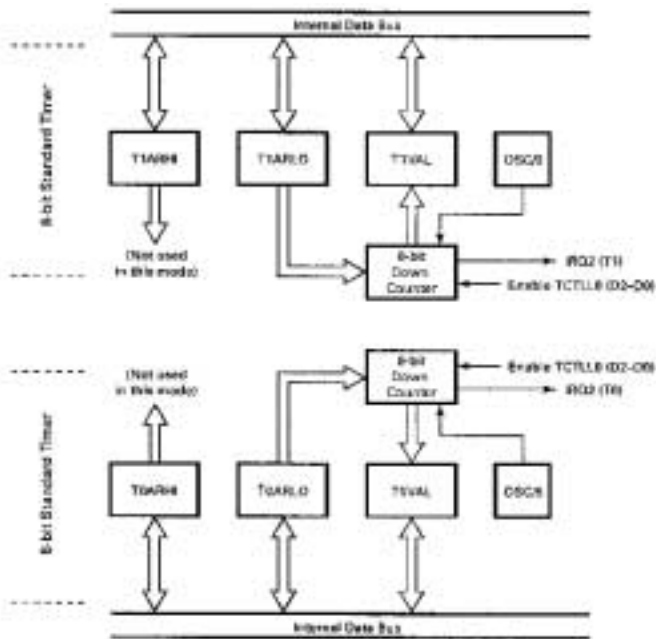


Fig. 7.2 Timer estándar de 8 bits

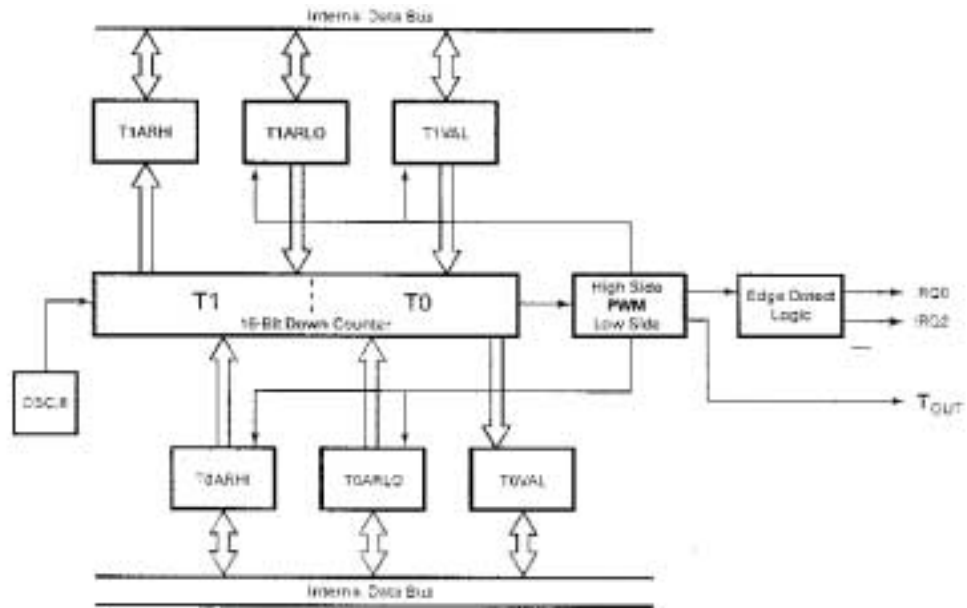


Fig. 7.3 Timer PWM de 16 bits

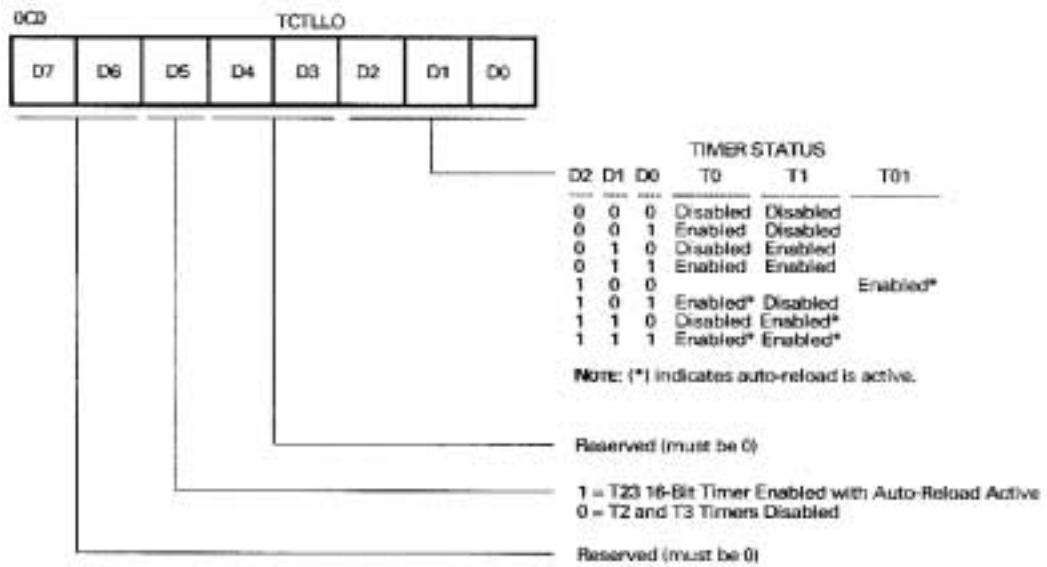


Fig. 7.4 Registro de control TCTLLO

Para cada timer se utilizan dos registros en los cuales se puede leer y escribir. Uno de estos registros está definido para contener el valor de auto inicialización para el timer. El segundo registro contiene el valor actual del timer. Cuando un timer es habilitado, el timer decreuenta el valor en su registro de conteo y continua decrementando hasta que alcance el valor de cero. Se genera una interrupción, y los contenidos del registro de auto inicialización son opcionalmente copiado al registro que contiene el valor del conteo. Si la auto inicialización no esta habilitada, el timer para su conteo cuando se alcanza el valor de cero. Un control lógico limpia los bits del registro de control para deshabilitar el timer. Esta operación es conocida como *single-shot*. Si la auto inicialización esta habilitada el timer cuenta desde el valor de inicialización. No se deben usar los registros del timer para ninguna otra función. Esta permitido escribir en los registros en cualquier momento pero de debe tener cuidado al actualizar los registros de los timers cuando un timer esta habilitado. Si el software cambia el valor de conteo mientras el timer esta habilitado el timer continua contando desde el valor actualizado. Si el registro que contiene el valor de conteo es actualizado al mismo tiempo en que el timer alcanzo el valor de 0 puede suceder un comportamiento impredecible.

Si un par de timers se definen para operar como un solo timer de 16 bits el valor completo de 16 bits debe llegar a 0 antes de que se genere una interrupción. En este caso se genera una sola interrupción, esta interrupción corresponde al timer par de 8 bits. Por ejemplo si T2 y T3 están en cascada para formar un timer de 16 bits la interrupción que se debe generar es la de T2, no la de T3. Cuando se define un timer de 16 bits, el registro par del timer esta definido para retener el byte menos significativo y el registro impar debe retener el byte más significativo.

Si las interrupciones están deshabilitadas durante un largo periodo de tiempo es posible que el timer decremente a cero otra vez antes de que se responda a la interrupción inicial.

Cuando se escribe en el registro de control del timer, todos los timers que se habilitan con esta escritura empiezan a contar desde el valor que esta en el registro de conteo. En este caso la auto inicialización no se ejecuta. Todos los timers pueden recibir solamente una fuente de entrada de reloj. Cada timer habilitado se actualiza cada 8 ciclos de reloj.

Si T0 y T1 están definidos para trabajar independientemente, entonces cada uno trabaja como un timer de 8 bits con un registro de auto inicialización para cada uno, (T0ARLO para T0 y T1ARLO para T1). Cada timer tiene una interrupción predefinida para cuando termina su conteo y tiene la opción de auto inicializarse.

Si T0 y T1 se encuentran en cascada, el timer de 16 bits que se forma es capaz de ejecutar en PWM (Pulse-Width Modulator). Este timer es llamado T01 para que se distinga como un timer que tiene función especial y que no es disponible cuando T0 y T1 trabajan independientemente.

Cuando T01 esta habilitado, puede usar un par de registros de auto inicialización de 16 bits. En este modo, un valor de auto inicialización se compone de la unión de T1ARLO y T0ARLO. El segundo valor de la auto inicialización se forma de la unión de T1ARHI y T0ARHI. Cuando T01 termina su conteo, se inicializa usando alternativamente el par de auto inicialización bajo, seguido por el par de auto inicialización alto. Este funcionamiento corresponde a un PWM. Esto es, que la interrupción de T1 define el final de la porción alta de la forma de onda, y la interrupción de T0 marca el final de la porción baja de la forma de onda del PWM.

Los timers internos pueden ser usados para disparar eventos externos conmutando la salida PB1 cuando se genera una interrupción. Esta función solo se puede llevar a cabo definiendo como salida de timer el pin correspondiente. En este modo, el puerto de salida es conmutado cada vez que el conteo del timer llega a 0, y continua conmutándose cada que el timer termina su conteo.

### MODO T<sub>OUT</sub>

El registro de función especial del puerto B, PTBSFR (PortB Especial Function Register) se usa en conjunto con el puerto PTBDIR (PortB Directional Control Register) para configurar PB1 como T<sub>out</sub> para T0. Para que T<sub>out</sub> funcione, PB1 debe ser definido como salida poniendo un 1 en el bit 1 de PTBDIR. Configurado de esta manera, PB1 es capaz de ser una salida de reloj para T0, conmutando la salida de PB1 cada vez que el timer termine su conteo.

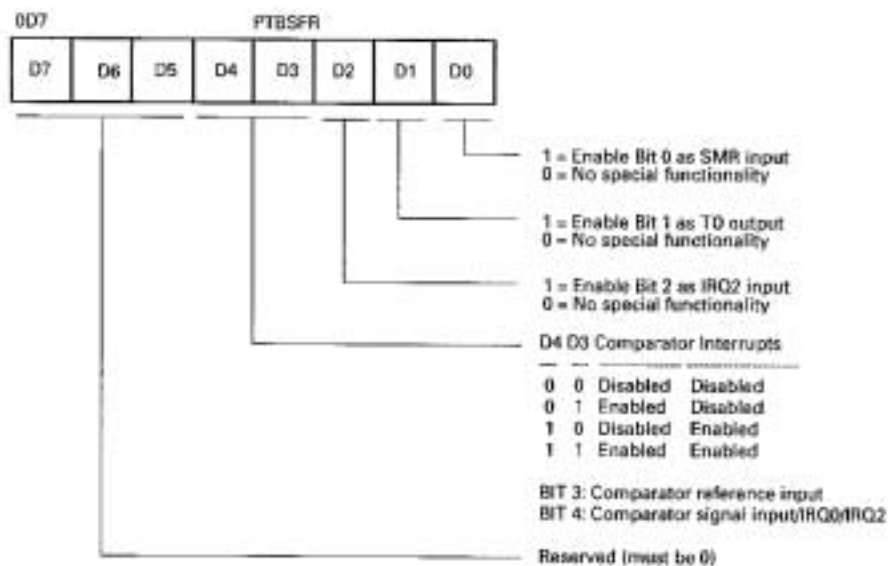


Fig. 7.5 Registro de función especial PTBSFR

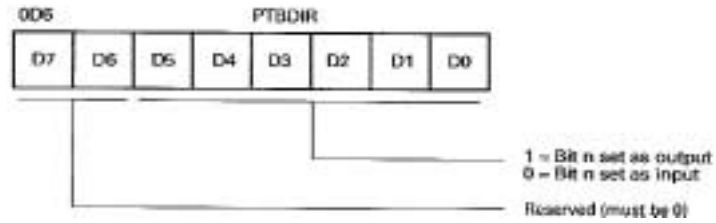


Fig. 7.7 Registro de control direccional PTBDIR

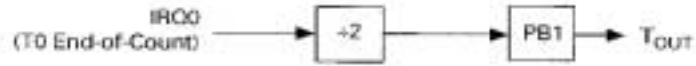


Fig. 6.8 Salida del timer T<sub>0</sub> a través de T<sub>out</sub>

## CONDICIONES DE RESET

Después de un RESET, los timers están deshabilitados. Ver tablas de controles de timers, valores y registros de estado de auto inicialización después de un RESET.